

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES


Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

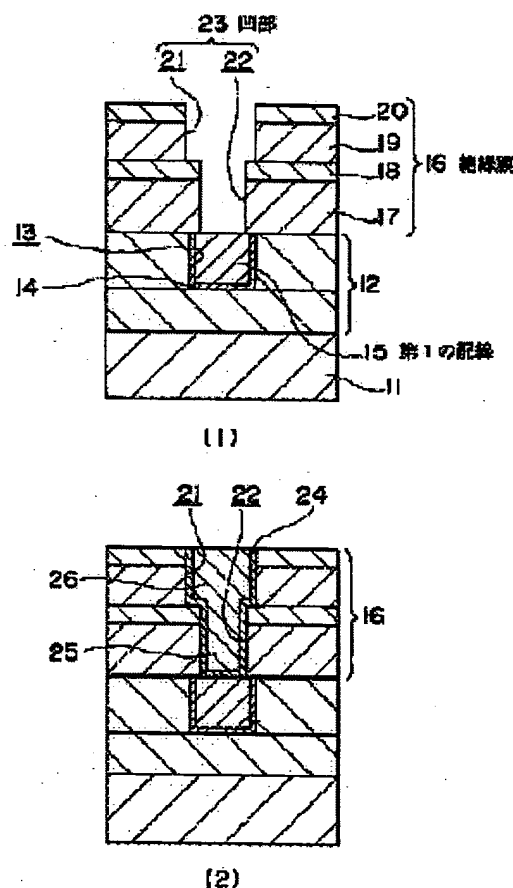
IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

MANUFACTURING METHOD OF SEMICONDUCTOR DEVICE**Patent number:** JP2001118846**Publication date:** 2001-04-27**Inventor:** TAGUCHI MITSURU; KADOMURA SHINGO; MIYATA KOJI**Applicant:** SONY CORP**Classification:****- international:** H01L21/3205; H01L21/203; H01L21/3065; H01L21/304; H01L21/31; H01L21/76; H01L21/768**- european:****Application number:** JP19990295199 19991018**Priority number(s):****Also published as:** US6645852 (B1)**Abstract of JP2001118846**

PROBLEM TO BE SOLVED: To clean a bottom part of a connection hole effectively by preventing the reattachment of copper to a side wall of the connection hole in argon sputtering and resolving an etching problem of an organic insulation film in a hydrogen plasma method.

SOLUTION: A method for manufacturing a semiconductor device which includes a process wherein a recessed part 23 which reaches a first interconnection 15 made of copper or a copper alloy is formed in an insulation film 16 which covers the first interconnection 15. After forming the recessed part 23, a plasma processing is executed using a gas including hydrogen and nitrogen with the first interconnection 15 exposed in a bottom part of the recessed part 23. Or, a plasma processing is executed using a gas including hydrogen while a substrate formed with the first interconnection 15 being cooled with the first interconnection 15 exposed in the bottom part of the recessed part 23.



Data supplied from the esp@cenet database - Worldwide

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-118846

(P2001-118846A)

(43) 公開日 平成13年4月27日 (2001.4.27)

(51) Int.Cl.⁷

識別記号

F I

テ-マ-ト (参考)

H 0 1 L 21/3205

H 0 1 L 21/203

S 5 F 0 0 4

21/203

21/304

6 4 5 C 5 F 0 3 2

21/3065

21/31

D 5 F 0 3 3

21/304

6 4 5

21/88

M 5 F 0 4 5

21/31

21/302

N 5 F 1 0 3

審査請求 未請求 請求項の数10 O L (全 6 頁) 最終頁に続く

(21) 出願番号

特願平11-295199

(22) 出願日

平成11年10月18日 (1999.10.18)

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72) 発明者 田口 充

東京都品川区北品川6丁目7番35号 ソニー株式会社内

(72) 発明者 門村 新吾

東京都品川区北品川6丁目7番35号 ソニー株式会社内

(74) 代理人 100086298

弁理士 船橋 國則

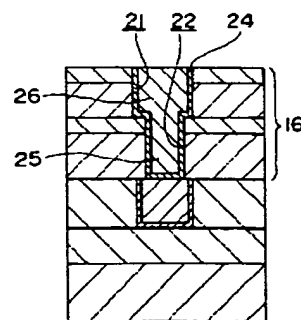
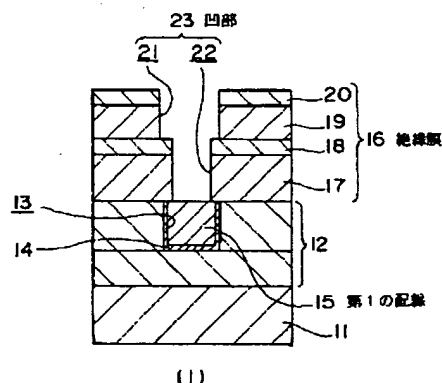
最終頁に続く

(54) 【発明の名称】 半導体装置の製造方法

(57) 【要約】

【課題】 アルゴンスパッタリングでの接続孔側壁への銅の再付着の問題、水素プラズマ法での有機絶縁膜のエッチングの問題を解決して、接続孔底部の良好なるクリーニングを実現する。

【解決手段】 銅もしくは銅合金からなる第1の配線15を被覆する絶縁膜16に第1の配線15に達する凹部23を形成する工程を備えた半導体装置の製造方法において、凹部23を形成した後、凹部23の底部に第1の配線15が露出した状態で水素と窒素とを含むガスを用いたプラズマ処理を行う製造方法である。もしくは、凹部23の底部に第1の配線15が露出した状態で、第1の配線15が形成されている基板11を冷却しながら水素を含むガスを用いたプラズマ処理を行う製造方法である。



【特許請求の範囲】

【請求項1】 銅もしくは銅合金からなる配線を被覆する絶縁膜に前記配線に達する凹部を形成する工程を備えた半導体装置の製造方法において、

前記凹部を形成した後、

前記凹部の底部に前記配線が露出した状態で水素と窒素を含むガスを用いたプラズマ処理を行う工程を備えたことを特徴とする半導体装置の製造方法。

【請求項2】 前記プラズマ処理を行う前に、アルゴンガスを用いたスパッタリングを行う工程を備えたことを特徴とする請求項1記載の半導体装置の製造方法。

【請求項3】 前記凹部は接続孔からなることを特徴とする請求項1記載の半導体装置の製造方法。

【請求項4】 前記凹部は溝からなることを特徴とする請求項1記載の半導体装置の製造方法。

【請求項5】 前記凹部は溝と該溝の底部に形成された接続孔とからなることを特徴とする請求項1記載の半導体装置の製造方法。

【請求項6】 銅もしくは銅合金からなる配線を被覆する絶縁膜に前記配線に達する凹部を形成する工程を備えた半導体装置の製造方法において、

前記凹部を形成した後、

前記凹部の底部に前記配線が露出した状態で、前記配線が形成されている基板を冷却しながら水素を含むガスを用いたプラズマ処理を行う工程を備えたことを特徴とする半導体装置の製造方法。

【請求項7】 前記プラズマ処理を行う前に、アルゴンを用いたスパッタリングを行う工程を備えたことを特徴とする請求項6記載の半導体装置の製造方法。

【請求項8】 前記凹部は接続孔からなることを特徴とする請求項6記載の半導体装置の製造方法。

【請求項9】 前記凹部は溝からなることを特徴とする請求項6記載の半導体装置の製造方法。

【請求項10】 前記凹部は溝と該溝の底部に形成された接続孔とからなることを特徴とする請求項6記載の半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体装置の製造方法に関し、詳しくは接続孔のクリーニング工程を備えた半導体装置の製造方法に関する。

【0002】

【従来の技術】超LSIの微細化、高速化の要求が高まるにつれて、配線材料の低抵抗化、層間絶縁膜の低誘電率化が求められている。これにこたえ、配線材料としては、従来のアルミニウム合金に代えて銅が、また層間絶縁膜としては従来の酸化シリコンに代えて各種低誘電率材料が検討されている。

【0003】銅配線を形成する方法としては、銅のドラ

イエッチングが一般的に困難であることから、いわゆるダマシン法が有望となっている。

【0004】一方、低誘電率有機膜の候補としては、ポリアリールエーテル等の有機絶縁膜が有望とされている。

【0005】ダマシン法により銅の多層配線を形成した場合の一例を図2によって説明する。図2に示すように、基板（図示せず）上に形成された絶縁膜111に溝配線構造の下層銅配線112を形成した後、絶縁膜111上に下層銅配線112を覆う層間絶縁膜113を形成する。そして既知のプロセスによって層間絶縁膜113に上層銅配線を形成するための溝114および下層銅配線112に達する接続孔115を形成する。

【0006】次いで、これから形成する上層銅配線と上記下層銅配線112との良好な電氣的接続を得るために、接続孔115の底部に露出している下層銅配線112の表面に生成されている酸化膜等を、アルゴンスパッタリングによって、クリーニングして除去する。このアルゴンスパッタリングでは、酸化シリコン膜の膜厚換算で25nm～30nm程度の膜厚をスパッタリングするように行う。

【0007】次いでスパッタリングによって、上記溝114および接続孔115の内面にバリア層116を例えば窒化タンタルで形成する。その際、層間絶縁膜113上にもバリア層（図示せず）が形成される。さらにバリア層116の表面に銅シード層（図示せず）を形成した後、電解メッキ法によって接続孔115および溝114の内部に銅を埋め込む。その際、層間絶縁膜113上にも銅が堆積される。その後、化学的機械研磨法によって、層間絶縁膜113上の余分な銅およびバリア層を除去し、溝114および接続孔115の内部にバリア層116を介して銅を残し、プラグ117と上層銅配線118を形成する。

【0008】

【発明が解決しようとする課題】しかしながら、上記アルゴンスパッタリングによるクリーニング方法は、従来のアルミニウム合金配線において行われてきた方法であり、配線の微細化が進むにつれて、より微細な接続孔の底部を十分にクリーニングすることは困難となっている。また、銅配線の場合には、図3に示すように、接続孔115の底部に露出している下層銅配線112の表面から叩きだされた銅が接続孔115の側壁に再付着し、この再付着物121が層間絶縁膜113中に拡散して配線間リークを引き起こすという問題が生じる。

【0009】そこで、銅配線プロセスでは、水素プラズマ法により接続孔の底部の酸化層を還元反応を利用して除去する方法が有望となっている。しかしながら、この水素プラズマ法では、図4に示すように、層間絶縁膜113の一部の層を有機絶縁膜113a、113bで形成した場合に、有機絶縁膜113a、113bが水素プラ

ズマによってエッチングされるため、接続孔115や溝114の側壁部分が後退するという問題が起こる。この問題は、Proceedings of 1999 International Interconnect Technology Conference (1999) p.198 に開示されている。

【0010】

【課題を解決するための手段】本発明は、上記課題を解決するためになされた半導体装置の製造方法であって、第1の製造方法は、銅もしくは銅合金からなる配線を被覆する絶縁膜に前記配線に達する凹部を形成する工程を備えた半導体装置の製造方法において、前記凹部を形成した後、前記凹部の底部に前記配線が露出した状態で水素と窒素とを含むガスを用いたプラズマ処理を行う工程を備えた製造方法である。

【0011】上記第1の製造方法では、絶縁膜が有機絶縁材料で形成されたものであっても、凹部の側壁は、窒素とレジストや有機絶縁材料から解離した炭素との化合物が付着して保護されるため、凹部の側壁が後退するのが防止される。それと同時に、水素プラズマにより、凹部の底部は、還元作用により良好にクリーニングされる。

【0012】第2の製造方法は、銅もしくは銅合金からなる配線を被覆する絶縁膜に前記配線に達する凹部を形成する工程を備えた半導体装置の製造方法において、前記凹部を形成した後、前記凹部の底部に前記配線が露出した状態で、前記配線が形成されている基板を冷却しながら水素を含むガスを用いたプラズマ処理を行う工程を備えた製造方法である。

【0013】上記第2の製造方法では、低温にてプラズマ処理を行うことから、水素ラジカルの活性度が低下するため、水素ラジカルによる凹部の側壁のエッチング作用が大幅に抑制される。そのため、凹部の側壁がほとんど後退することなく、水素プラズマによる還元作用により凹部の底部は良好にクリーニングされる。

【0014】

【発明の実施の形態】本発明の半導体装置の製造方法（第1の製造方法）に係わる実施の形態を、図1の製造工程断面図によって説明する。

【0015】図1の(1)に示すように、基板11上に形成した半導体素子、配線等（図示せず）を覆う絶縁膜12に溝13を形成し、その溝13の内部にバリア層14を介して導電体材料（例えば銅）を埋め込んで、いわゆる溝配線構造の第1の配線15を形成する。その後、絶縁膜12上に第1の配線15を覆う絶縁膜16を、例えば低誘電率有機膜17、酸化シリコン膜18、低誘電率有機膜19、酸化シリコン膜20を順に積層して形成する。上記低誘電率有機膜17、19には、例えばポリアリアルエーテルを用いた。

【0016】そして既知のプロセスによって絶縁膜16の酸化シリコン膜20と低誘電率有機膜19とに上層銅

配線を形成するための溝21を形成し、さらに酸化シリコン膜18と低誘電率有機膜17とに第1の配線15に達する接続孔22を形成して凹部23を構成する。上記酸化シリコン膜18、20は、接続孔22、溝21をエッチングによって形成する際のいわゆるハードマスクとして作用する。

【0017】次に、水素と窒素とを含むガスを用いたプラズマ処理を行う。このプラズマ処理は、例えばヘリコン型プラズマ発生装置を用い、処理ガスには水素（例えば供給流量は100 cm³/min）と窒素（例えば供給流量は100 cm³/min）との混合ガスを用い、その処理条件は一例として、プラズマ処理雰囲気圧力を1 Pa、バイアスパワーを200 W、ソースパワーを3 kWに設定した。

【0018】上記プラズマ処理と同様の効果を得る別の方法としては、例えばヘリコン型プラズマ発生装置を用い、処理ガスにはアンモニア（NH₃）（例えば供給流量は200 cm³/min）を用い、その処理条件は一例として、プラズマ処理雰囲気圧力を1 Pa、バイアスパワーを200 W、ソースパワーを3 kWに設定した。

【0019】次いで、図1の(2)に示すように、スパッタリングによって、上記溝21および接続孔22の内面にバリア層24を例えば窒化タンタルで形成する。その際、絶縁膜16（酸化シリコン膜20）上にもバリア層（図示せず）が形成される。さらにバリア層24の表面に銅シード層（図示せず）を形成した後、電解メッキ法によって接続孔22および溝21の内部に銅を埋め込む。その際、絶縁膜16上のバリア層24上にも銅が堆積される。その後、化学的機械研磨法によって、絶縁膜16上の余分な銅およびバリア層を除去し、溝21および接続孔22の内部にバリア層24を介して銅を残し、プラグ25と第2の配線26を形成する。

【0020】上記プラズマ処理を行う前に、第1の配線15とプラグ25との電気的接続をさらに良好にするために、接続孔22の底部に露出している第1の配線15の表面に生成されている有機物等の汚染物質を、アルゴンスパッタリングを行って除去することが好ましい。この場合のアルゴンスパッタリングは、従来のアルゴンスパッタリングよりも短時間に行うことにより、第1の配線15の表面がスパッタリングされて銅が接続孔22の側壁に再付着するようなことがないようにする。例えば、酸化シリコン膜の膜厚換算で10 nm程度がスパッタリングされるように、上記アルゴンスパッタリングを行うのが望ましい。

【0021】また、上記アルゴンスパッタリングでは、汚染物質の除去とともに、溝21の開口部および接続孔22の開口部に丸みをつける作用も有する。このように、開口部に丸みが形成されることにより、電解メッキにおける銅の埋め込み性が向上される。

【0022】上記第1の製造方法における実施の形態では、溝とその底部に形成した接続孔とにより凹部が形成された場合のクリーニング方法を説明したが、凹部が接続孔のみからなる場合、凹部が溝のみからなる場合にも、バリア層を形成する前に、上記説明した水素プラズマ処理を行うことは、凹部底部の酸化膜や汚染物質を除去する上で効果的である。

【0023】上記第1の製造方法では、絶縁膜16が低誘電率有機膜17および低誘電率有機膜19のような有機絶縁材料で形成されたものであっても、プラズマ処理に用いるガスに水素と窒素とを含むガスを用いているため、凹部23の側壁は、窒素とレジストや有機絶縁材料から解離した炭素との化合物が付着して保護される。そのため、凹部23の側壁が後退するのが防止される。それと同時に、水素プラズマにより、凹部23の底部は、還元作用により良好にクリーニングされる。

【0024】また、上記第1の製造方法において、上記水素プラズマ処理を行う前にアルゴンスパッタリングを行うことにより、接続孔22の底部に付着している有機物等の汚染物質をさらに効果的に除去することができ、水素プラズマ処理のみを行う場合より、クリーニング効果を高めることができる。

【0025】次に、本発明の半導体装置の製造方法(第2の製造方法)に係わる実施の形態を以下に説明する。以下の説明では、前記図1を用い、前記第1の製造方法で説明した構成部品と同様のものには同一符号を付与して説明する。

【0026】前記第1の製造方法に係わる実施の形態で説明したのと同様にして、基板11上に形成した半導体素子、配線等(図示せず)を覆う絶縁膜12に溝13を形成し、その溝13の内部にバリア層14を介して導電体材料(例えば銅)を埋め込んで、いわゆる溝配線構造の第1の配線15を形成する。その後、絶縁膜12上に第1の配線15を覆う絶縁膜16を、例えば低誘電率有機膜17、酸化シリコン膜18、低誘電率有機膜19、酸化シリコン膜20を順に積層して形成する。上記低誘電率有機膜17、19には、例えばポリアリアルエーテルを用いた。

【0027】そして既知のプロセスによって絶縁膜16の酸化シリコン膜20と低誘電率有機膜19とに上層銅配線を形成するための溝21を形成し、さらに酸化シリコン膜18と低誘電率有機膜17とに第1の配線15に達する接続孔22を形成して凹部23を構成する。上記酸化シリコン膜18、20は、接続孔22、溝21をエッチングによって形成する際のいわゆるハードマスクとして作用する。

【0028】次に、基板を冷却しながら水素を含むガスを用いたプラズマ処理を行う。このプラズマ処理は、例えばヘリコン型プラズマ発生装置を用い、処理ガスには水素(例えば供給流量は $200\text{ cm}^3/\text{min}$)を用

い、その処理条件は一例として、基板温度を -50°C 、プラズマ処理雰囲気圧力を 1 Pa 、バイアスパワーを 200 W 、ソースパワーを 3 kW に設定した。

【0029】上記プラズマ処理と同様の効果を得る別の方法としては、例えばヘリコン型プラズマ発生装置を用い、処理ガスには水素(H_2)と窒素(N_2)との混合ガスを用いる、もしくはアンモニア(NH_3)を用い、その処理条件は一例として、基板温度を -50°C 、プラズマ処理雰囲気圧力を 1 Pa 、バイアスパワーを 200 W 、ソースパワーを 3 kW に設定した。

【0030】次いで、スパッタリングによって、上記溝21および接続孔22の内面にバリア層24を例えば窒化タンタルで形成する。その際、絶縁膜16上にもバリア層(図示せず)が形成される。さらにバリア層24の表面に銅シード層(図示せず)を形成した後、電解メッキ法によって接続孔22および溝21の内部に銅を埋め込む。その際、絶縁膜16上にも銅が堆積される。その後、化学的機械研磨法によって、絶縁膜16上の余分な銅およびバリア層を除去し、溝21および接続孔22の内部にバリア層24を介して銅を残し、プラグ25と第2の配線26を形成する。

【0031】上記第2の製造方法におけるプラズマ処理を行う前に、第1の配線15とプラグ25との電氣的接続をさらに良好にするために、接続孔22の底部に露出している第1の配線15の表面に生成されている有機物等の汚染物質を、アルゴンスパッタリングを行って除去することが好ましい。この場合のアルゴンスパッタリングは、従来のアルゴンスパッタリングよりも短時間に行うことにより、第1の配線15の表面がスパッタリングされて銅が接続孔22の側壁に再付着するようなことがないようにする。例えば、酸化シリコン膜の膜厚換算で 10 nm 程度がスパッタリングされるように、上記アルゴンスパッタリングを行うのが望ましい。

【0032】また、上記アルゴンスパッタリングでは、汚染物質の除去とともに、溝21の開口部および接続孔22の開口部に丸みをつける作用も有する。このように、開口部に丸みが形成されることにより、電解メッキにおける銅の埋め込み性が向上される。

【0033】上記第2の製造方法における実施の形態では、溝21とその底部に形成した接続孔22とにより凹部23が形成された場合のクリーニング方法を説明したが、凹部が接続孔のみからなる場合、凹部が溝のみからなる場合にも、バリア層を形成する前に、上記説明した水素プラズマ処理を行うことは、凹部底部の酸化膜や汚染物質を除去する上で効果的である。

【0034】上記第2の製造方法では、低温にてプラズマ処理を行うことから、水素ラジカルの活性度が低下するため、水素ラジカルによる凹部23の側壁、特に低誘電率有機膜17、19の側壁のエッチング作用が大幅に抑制される。そのため、凹部23の側壁がほとんど後退

することなく、水素プラズマによる還元作用により凹部の底部は良好にクリーニングされる。

【0035】また、上記第2の製造方法において、上記水素プラズマ処理を行う前にアルゴンスパッタリングを行うことにより、接続孔22の底部に付着している有機物等の汚染物質をさらに効果的に除去することができ、水素プラズマ処理のみを行う場合より、クリーニング効果を高めることができる。

【0036】さらに、上記各製造方法の説明においては、配線材料に銅を用いたが、銅ジルコニウムのような銅合金を用いることも可能である。また、バリア層には、窒化タンタルの他に、タンタル、窒化ケイ化タンタル、タングステン、窒化タングステン、窒化ケイ化タングステン、窒化チタン等を用いることも可能である。

【0037】

【発明の効果】以上、説明したように本発明の第1の製造方法によれば、絶縁膜が有機絶縁材料で形成されたものであっても、凹部の側壁を、窒素とレジストや有機絶縁材料から解離した炭素との化合物が付着して保護するので、凹部の側壁が後退するのを防止することができる。それと同時に、水素プラズマにより、凹部の底部は、還元作用により良好にクリーニングすることができる。よって、低抵抗で信頼性の高い銅配線を安定的に形

成することが可能になる。

【0038】以上、説明したように本発明の第2の製造方法によれば、低温にてプラズマ処理を行うので、水素ラジカルの活性度が低下する。そのため、水素ラジカルによる凹部の側壁のエッチング作用を大幅に抑制することができるので、凹部の側壁がほとんど後退することなく、水素プラズマによる還元作用により凹部の底部を良好にクリーニングすることができる。よって、低抵抗で信頼性の高い銅配線を安定的に形成することが可能になる。

【図面の簡単な説明】

【図1】本発明の半導体装置の製造方法（第1の製造方法および第2の製造方法）に係わる実施の形態を示す製造工程断面図である。

【図2】従来の半導体装置の製造方法を示す概略構成断面図である。

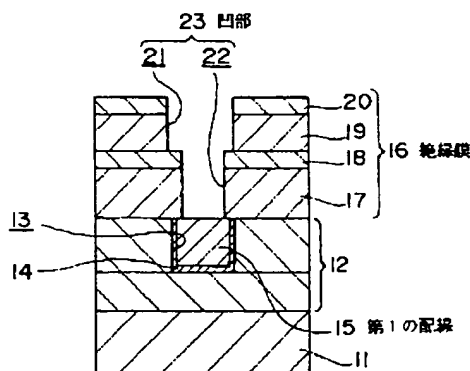
【図3】アルゴンスパッタリングによる接続孔底部のクリーニングの問題を説明する概略構成断面図である。

【図4】水素プラズマ処理による接続孔底部のクリーニングの問題を説明する概略構成断面図である。

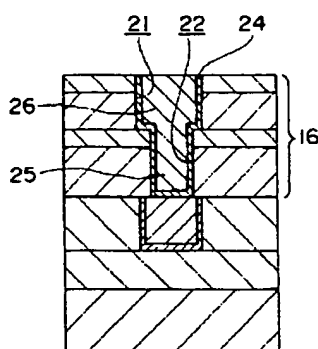
【符号の説明】

15…第1の配線、16…絶縁膜、23…凹部

【図1】

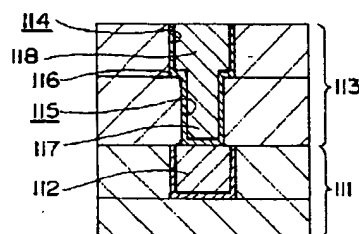


(1)

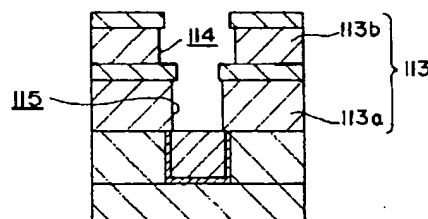


(2)

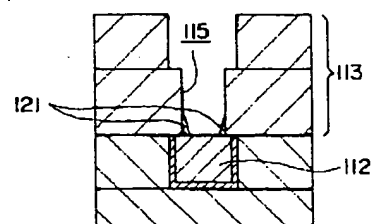
【図2】



【図4】



【図3】



フロントページの続き

(51) Int. Cl. ⁷	識別記号	F I	テーム(参考)
H 0 1 L	21/76	H 0 1 L	L
	21/768		A
(72) 発明者	宮田 幸児	F ターム(参考)	5F004 AA14 BA20 BB25 DA00 DA23
	東京都品川区北品川6丁目7番35号		DA24 DA25 DB08 DB12 EA30
	ソニ		EB02
	一株式会社内		5F032 CA00 DA07 DA23 DA33
			5F033 HH11 HH32 JJ11 JJ32 KK11
			MM01 MM02 MM12 MM13 NN06
			NN07 PP15 PP27 PP33 QQ09
			QQ10 QQ12 QQ15 QQ28 QQ30
			QQ37 QQ48 QQ88 QQ94 RR04
			RR21 TT04 XX07
			5F045 AA19 AB32 AB39 BB01 BB14
			CB05 EB19 GH03 HA13
			5F103 AA08 DD28 LL14 PP01 PP06
			PP11 RR04